

带恒功率负载的 DC/DC 变换器起动过程分析

王建华¹ 张方华¹ 龚春英¹ 朱成花²

(1. 南京航空航天大学航空电源航空科技重点实验室 南京 210016

2. 通用电气中国研发中心 上海 201203)

摘要 以平均电流控制 Buck 变换器为研究对象, 基于平均大信号模型, 借助相平面法, 对恒功率负载以及阻性负载的起动过程进行比较, 分析了两种情形下的起动过程, 揭示了变换器带恒功率负载起动过程存在两种类型: 正常起动与限流工作状态, 通过提高电流限流点可以确保系统集成后起动性能不受影响。仿真与实验结果验证了理论的正确性。

关键词: 平均大信号模型 相平面法 恒功率负载 起动过程

中图分类号: TM910

Start-Up Process Analysis of DC/DC Converter With Constant Power Load

Wang Jianhua¹ Zhang Fanghua¹ Gong Chunying¹ Zhu Chenghua²

(1. Nanjing University of Aeronautics and Astronautics Nanjing 210016 China

2. GE(China) Research and Development Center Shanghai 201203 China)

Abstract With average large signal model and phase plane method, the start-up processes of average current mode controlled buck converter with both constant power load and resistive load are analyzed. The analysis indicates that there are two kinds of process that are normal start-up and current-limited processes when converter operates as constant power load, which are determined by the current-limited value of source converter. Finally, the theoretical analysis is confirmed with simulation and experimental results.

Keywords: Average large signal model, phase plane method, constant power load (CPL), start-up process

1 引言

恒功率负载(Constant Power Load, CPL), 是系统工作时从电源吸收的功率基本不变的这样一类负载^[1]。理想闭环工作的 DC/DC 变换器具有恒功率输入特性, 输入电压上升/下降, 将引起输入电流相应地下降/上升, 从而保持输入功率的恒定。因此闭环工作 DC/DC 变换器作负载变换器使用时, 忽略系统损耗, 可等效为 CPL。

目前针对 CPL 问题的研究, 主要借助小信号模

型分析 CPL 的负阻抗特性, 侧重于 CPL 系统的大信号及小信号稳定性分析及其稳态性能, 而极少进一步分析带 CPL 时的动态性能, 如阶跃负载的动态响应过程和起动过程等^[2-6]。

本文通过以平均电流控制 (Average Current Control Mode, ACCM) 的 Buck 直直变换器为研究对象, 通过对比阻性负载与恒功率负载的不同起动过程, 给出源变换器的限流值设计准则, 确保系统集成后能够可靠正常工作。仿真和实验结果验证了理论分析的正确性。研究结果是在 Buck 变换器上完成, 但结论可以推广至其他 PWM 直直变换器。

2 理想 Buck 直直变换器恒功率输入特性

需要指出的是, 实际 Buck 变换器作负载使用时, 并不是在所有输入电压范围都能等效为 CPL。根据输入电压不同, Buck 变换器有两种工作状态: 第一种工作状态, $D_{L,max}u_{iL} < U_{oL}$, 其中 $D_{L,max}$ 为负载变换器最大占空比, u_{iL} 为负载变换器输入电压, U_{oL} 为负载变换器输出电压期望值, 可以看出变换器始终工作在最大占空比处, 且输出电压小于期望值。第二种工作状态, $D_{L,max}u_{iL} \geq U_{oL}$, 变换器正常工作, 在控制电路的调节下, 输出电压始终等于期望值。即

$$\begin{cases} u_{oL} = D_{L,max}u_{iL} & D_{L,max}u_{iL} < U_{oL} \\ u_{oL} = D_L u_{iL} = U_{oL} & D_{L,max}u_{iL} \geq U_{oL} \end{cases} \quad (1)$$

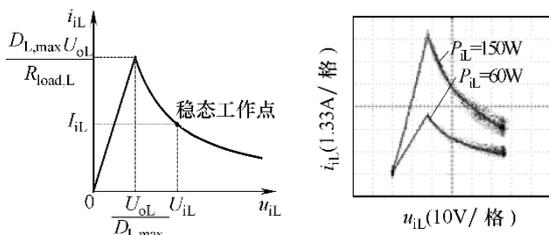
不考虑变换器损耗, 则有

$$\begin{cases} \frac{u_{iL}}{i_{iL}} = \frac{R_{load,L}}{D_{L,max}^2} = \text{Const.} & D_{L,max}u_{iL} < U_{oL} \\ u_{iL}i_{iL} = P_{iL} = \text{Const.} & D_{L,max}u_{iL} \geq U_{oL} \end{cases} \quad (2)$$

以 24V 输入 15V 输出的 Buck 变换器作为 CPL, 最大输出功率为 200W, 开关频率为 100 kHz, 最大占空比 $D_{L,max}$ 为 0.9。

由式 (2) 可得 Buck 型变换器输入侧 $u-i$ 特性曲线如图 1a 所示, 图 1b 为实验所得 $u-i$ 特性曲线。可见, 当 $D_{L,max}u_{iL} < U_{oL}$ 时, Buck 型变换器输入特性为阻性; 当 $D_{L,max}u_{iL} \geq U_{oL}$ 时, Buck 型变换器输入特性为恒功率特性。因此 Buck 型变换器作为负载, 当 $D_{L,max}u_{iL} < U_{oL}$ 时, 可将其等效为阻性负载, 而当 $D_{L,max}u_{iL} \geq U_{oL}$ 时, 可将其等效为 CPL。其小信号输入阻抗为

$$\begin{cases} Z_{ic2}^L(s) = \frac{R_{load,L}}{D_{L,max}^2} & D_{L,max}u_{iL} < U_{oL} \\ Z_{ic2}^L(s) = -\frac{R_{load,L}}{D_L^2} & D_{L,max}u_{iL} \geq U_{oL} \end{cases} \quad (3)$$



(a) 理论 $u-i$ 特性曲线 (b) 实验 $u-i$ 特性曲线
图 1 Buck 变换器输入侧 $u-i$ 特性曲线

Fig.1 Input $u-i$ curve of Buck converter

3 起动过程分析

ACCM DC/DC 变换器具有良好的稳定性和动态性能, 并具有内在限流能力以及多模块并联运行能力, 因而获得广泛应用 [7-10], 其分析设计主要基于小信号模型完成。但小信号分析方法, 不能表明系统中一些典型的非线性环节对系统稳定性和动态性能的影响。本节基于 ACCM Buck 变换器的平均大信号模型, 如图 2 所示, 借助相平面法, 分析阻性负载与恒功率负载时起动过程的异同。驱动 CPL 的 ACCM Buck 变换器称为源变换器。

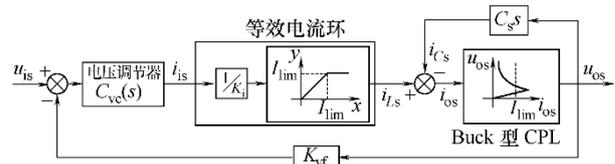


图 2 Buck 变换器平均大信号模型框图

Fig.2 Average large signal model of Buck converter

为便于分析, 分析前首先假设:

(1) 电流环具有足够快的响应速度, 电感电流能瞬时跟踪给定电流。

(2) 考虑到电压调节器饱和特性, 或人为设定限流电路, 如图 3 所示, 限流工作时电感电流大小为 I_{lim} , 在额定负载范围内, $I_{lim} > I_{os}$, 其中 I_{os} 为源变换器输出电流。

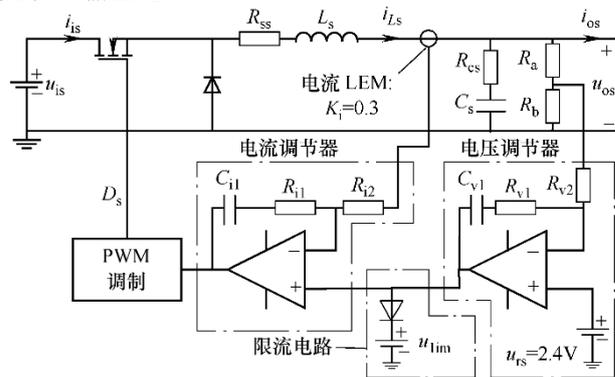


图 3 源变换器电路图

Fig.3 Circuit of source converter

(3) 相同功率的阻性负载与 CPL 下变换器均稳定, 其时域动态响应过程为衰减振荡形式。

(4) CPL 为理想 Buck 变换器, 输入侧 $u-i$ 特性曲线如图 1 所示。

根据以上假设, ACCM Buck 型变换器平均大信号模型框图如图 2 所示。图中 u_{is} 为源变换器输

入电压, u_{os} 为源变换器输出电压, i_{Ls} 为源变换器电感电流。将图中的 CPL 换为阻性负载, 便得到阻性负载时的平均大信号模型框图。

ACCM Buck 变换器电路结构如图 3 所示, 输入电压为 30~60V, 输出电压 24V, 最大输出功率 200W, 开关频率为 50kHz。

3.1 阻性负载时起动过程分析

图 4 给出了 ACCM Buck 变换器阻性负载时起动过程的相轨迹图与时域起动过程波形, 分析如下:

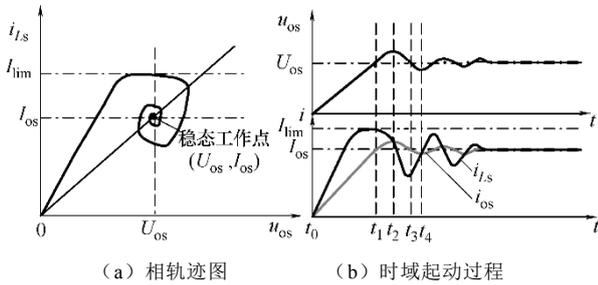


图 4 阻性负载时的起动过程

Fig.4 Start-up process with resistive load

(1) $t_0 \sim t_1$ 时间段。在 t_0 时刻变换器起动, 由于输出电压低于期望值, 电感电流在控制电路作用下迅速上升, 输出滤波电容充电, 输出电压上升, 输出电流相应上升。到 t_1 时刻, 输出电压与输出电流同时上升到稳态工作点 (U_{os}, I_{os}) 处, 电感电流上升到极大值 (或是处在限流值)。

(2) $t_1 \sim t_2$ 时间段。 t_1 时刻后, 电感电流依然大于输出电流, 输出滤波电容继续充电, 输出电压上升, 同时输出电流相应上升。由于输出电压大于期望值 U_{os} , 在控制电路的作用下, 电感电流下降, 或逐渐退出限流状态。到 t_2 时刻, 电感电流下降到与输出电流相等, 输出滤波电容充电电流为零, 输出电压上升到极大值, 输出电流同时上升到极大值。

(3) $t_2 \sim t_3$ 时间段。 t_2 时刻后, 由于输出电压大于期望值 U_{os} , 电感电流继续下降并小于输出电流, 输出滤波电容放电提供部分输出电流, 输出电压下降, 输出电流随之下降。到 t_3 时刻, 输出电压下降到期望值 U_{os} , 输出电流下降到稳态工作点 I_{os} 。电感电流在 $t_2 \sim t_3$ 时间段内下降到极小值, 之后上升。 t_3 时刻动态响应过程完成一个衰减振荡周期, 之后再经过若干个类似周期, 变换器最终稳定到期望的稳态工作点 (U_{os}, I_{os}) 处, 完成起动过程。

以上分析表明, 阻性负载时, 只要 $I_{lim} > I_{os}$,

则变换器能正常起动。

3.2 CPL 时起动过程分析

3.2.1 起动过程分析 I

图 5 给出了 CPL 下, 当 $I_{lim} > D_{L,max}P_{iL}/U_{oL}$ 时, 变换器起动过程的相轨迹图与时域波形。在 t_0 时刻变换器起动, 起动时输出电压低于期望值, 电感电流在控制电路作用下上升, 输出滤波电容充电, 输出电压上升, 此时 CPL 输入特性为阻性, 输出电流相应上升。到 t_1 时刻, 输出电压上升到 $U_{oL}/D_{L,max}$ 处, 之后 CPL 由阻性转变为恒功率输入特性, 此时有

$$\begin{cases} u_{os} = \frac{U_{oL}}{D_{L,max}} \\ i_{os} = \frac{D_{L,max}P_{iL}}{U_{oL}} < I_{lim} \end{cases} \quad (4)$$

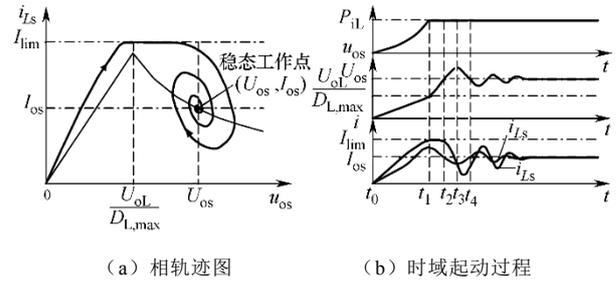


图 5 CPL 时起动过程 I

Fig.5 Start-up process I with CPL

t_1 时刻后, 负载特性为 CPL, 在控制电路作用下, 电感电流上升, 输出电压继续上升, 输出电流下降, 输出功率不变。到 t_2 时刻, 输出电压与输出电流均到达稳态工作点 (U_{os}, I_{os}) 处。 t_2 时刻后的动态响应过程对应于图 4b 中 t_3 时刻后的动态过程, 这里不再多作说明。经过若干次衰减振荡, 变换器最终稳定到期望的稳态工作点 (U_{os}, I_{os}) 处, 完成起动过程。

以上分析说明, CPL 时, 若满足

$$I_{lim} > D_{L,max}P_{iL}/U_{oL} \quad (5)$$

则变换器能正常起动, 最终稳定到期望的稳态工作点 (U_{os}, I_{os}) 处。

3.2.2 起动过程分析 II

图 6 给出了 CPL 下, 当 $I_{lim} < D_{L,max}P_{iL}/U_{oL}$ 时, 变换器起动过程的相轨迹图与时域起动过程波形。在 t_0 时刻变换器起动, 起动后在控制电路作用下, 电感电流上升, 输出电压上升, 由于此时负载为阻性输入特性, 输出电流相应上升。到 t_1 时刻, 电感电流进入限流值, 不能进一步上升。 t_1 时刻后, 由于电感电流大于输出电流, 输出电压上升, 输出电

流也上升，到 t_2 时刻，输出电流上升到与电感电流相等（限流值），输出电压上升到极大值，此后变换器稳定到限流状态，输出电压无法进一步上升。

本节分析表明，CPL 时，若

$$I_{lim} > D_{L,max} P_{iL} / U_{oL} \quad (6)$$

变换器将无法正常起动，最终进入限流状态。

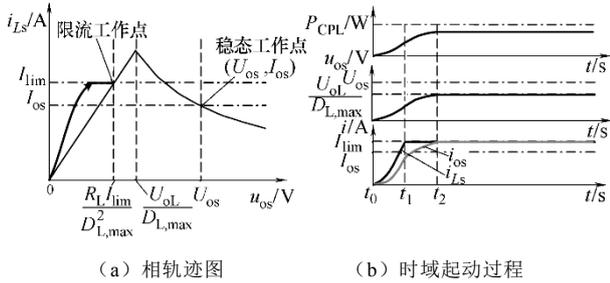


图 6 CPL 时的起动过程 II

Fig.6 Start-up process II with CPL

4 仿真与实验结果

仿真与实验所用 CPL 与第 2 节相同，ACCM Buck 变换器如图 3 所示。

4.1 起动过程 I

设计限流值 $I_{lim}=12A$ 电路参数满足式 (5)，根据上述分析，变换器在相同功率的 CPL 或是阻性负载时均能正常起动。图 7 和图 8 分别给出了变换器在 CPL 与阻性负载下起动过程时域仿真波形与实验波形，均表明变换器在 CPL 与阻性负载时都能正常起动，与理论分析的结论一致。

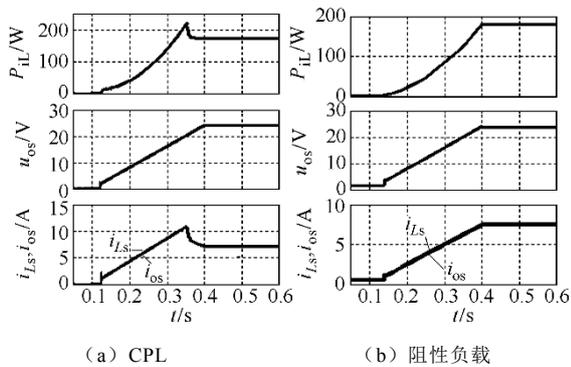
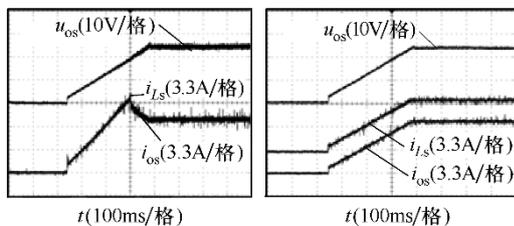


图 7 CPL 时起动过程 I 时域仿真波形

Fig.7 Simulation results of start-up process I with CPL



(a) CPL (b) 阻性负载

图 8 CPL 时起动过程 I 实验波形

Fig.8 Experimental results of start-up process I with CPL

4.2 起动过程 II

设计限流值 $I_{lim}=9.5A$ 满足式 (6)，说明变换器在阻性负载时能正常起动，而在 CPL 不能正常起动并最终进入限流工作状态。为验证理论分析结论的正确性，图 9 和图 10 分别给出了变换器在 CPL 与阻性负载下的起动过程的时域仿真波形与实验波形，均说明阻性负载时变换器能正常起动，CPL 时变换器不能正常起动而进入限流状态，与理论分析的结论一致。

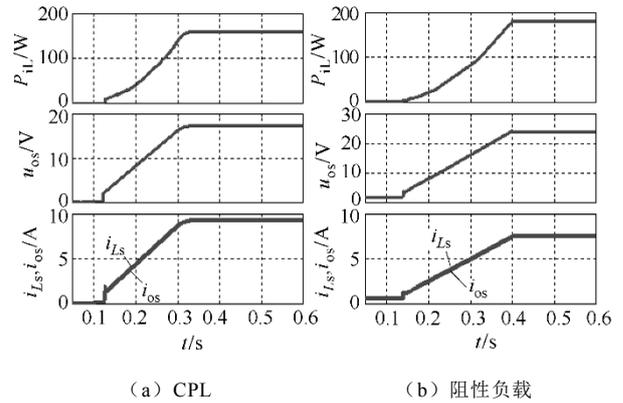
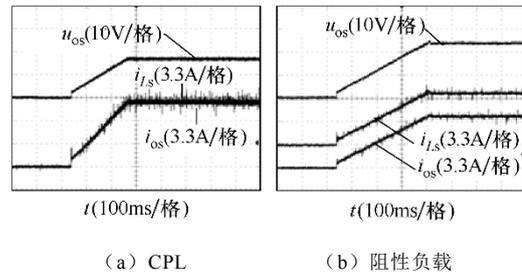


图 9 CPL 时起动过程 II 时域仿真波形

Fig.9 Simulation results of start-up process II with CPL



(a) CPL (b) 阻性负载

图 10 CPL 时起动过程 II 实验波形

Fig.10 Experimental results of start-up process II with CPL

5 结论

本文以 ACCM Buck 变换器为研究对象，基于平均大信号模型和相平面法，对阻性负载与 CPL 时变换器的起动过程进行系统地比较研究。分析及实验结果表明：

- (1) 阻性负载时，只要变换器稳定，同时 $I_{lim} > I_{os}$ ，则变换器能正常起动。
- (2) CPL 时，起动时将有可能出现两种情况：

当 $I_{lim} > D_{L,max} P_{iL} / U_{oL}$ 时, 变换器能正常启动; 当 $I_{lim} \leq D_{L,max} P_{iL} / U_{oL}$, 变换器不能正常启动, 最终进入限流工作状态。为保证 CPL 时, 变换器能够正常启动, 可以通过调节源变换器电感电流限流值来实现。

参考文献

- [1] 朱成花, 严仰光. Boost 变换器恒功率负载时动态性能分析[J]. 南京航空航天大学学报, 2005, 37(1): 20-24.
Zhu Chenghua, Yan Yangguang. Stability and dynamics of Boost converter with constant power load[J]. Journals of Nanjing University of Aeronautics & Astronautics, 2005, 37(1): 20-24.
- [2] Grigore V, Hatonen J, Kyyra J, et al. Dynamics of a buck converter with a constant power load[C]. 29th Annual IEEE Power Electronics Specialists Conference, 1998: 72-78.
- [3] Gadoura I, Grigore V, Hatonen J, et al. Stabilizing a telecom power supply feeding a constant power load[C]. 20th International Telecommunications Energy Conference, 1999: 243-248.
- [4] Rivetta C, Williamson G A. Global behavior analysis of a dc-dc boost power converter operating with constant power load[J]. Proceedings of the 2004 International Symposium on Circuits and Systems, 2004: 956-959.
- [5] Rivetta C, Williamson G A. Large-signal analysis of a dc-dc buck power converter operating with constant power load[C]. 29th Annual Conference of the IEEE Industrial Electronics Society, 2003: 732-737.
- [6] Belkhatay M, Cooley R, Witulski A. Large signal stability criteria for distributed systems with constant power loads[C]. 26th Annual IEEE Power Electronics Specialists Conference, 1995: 1333-1338.
- [7] Erickson R W. Fundamentals of power electronics[M]. New York: Kluwer Academic Publishers Group.
- [8] 张卫平. 开关变换器的建模与控制 [M]. 北京: 中国电力出版社, 2005.
- [9] Ridley R B, Cho B H, Lee F C. Analysis and interpretation of loop gains of multiloop-controlled switching regulators[J]. IEEE Transactions on Power Electronics, 1988, 3(4): 489-498.
- [10] 谢小高, 张军明, 钱照明. 基于 Y 参数模型的三环路电压调整模块控制环路设计 [J]. 中国电机工程学报, 2006, 26(25): 60-64.
Xie Xiaogao, Zhang Junming, Qian Zhaoming. Research on control loop design of three-loop vrm based on a Y-parameters model[J]. Proceedings of the CSEE, 2006, 26(25): 60-64.

作者简介

王建华 男, 1982 年生, 博士研究生, 研究方向为直流分布式电源系统建模与控制。

张方华 男, 1976 年生, 博士, 副教授, 研究方向为双向直直变换器与直流分布式电源系统。